

高效敏捷 SoC 验证和性能评估平台 - FastSoC

归芯科技（深圳）有限公司

袁泽旭，赵瑞君，高勇

摘要—传统总线开发流程迭代慢，效率低，性能评估启动晚，影响芯片架构设计进度。本文介绍了一套总线验证和性能评估的平台，该平台相对于传统平台具有重用性强、效率高、自动化验证等优点，同时可以更早的启动性能评估，显著提高了 SOC 芯片总线验证和性能评估的效率和质量。

I. 背景

近年来，SoC 芯片的规模和复杂度急速提升，SoC 验证正慢慢成为芯片研发的瓶颈。总线验证及其性能评估在 SoC 验证比例大，其开发效率对整个 SoC 的开发具有重要影响。

传统芯片开发流程中，总线和 SoC 系统的开发同步进行，由于 SoC 系统设计复杂，导致设计和验证工作量庞大，开发效率低下。如果总线的开发能独立于 SoC 系统，这样总线的开发可以变的纯粹，迭代速率直线上升；同样 SoC 系统的开发也不需要考虑总线，开发效率极大提高。

II. 平台介绍

我们将总线及其相关组件的开发（低功耗、监控器、安全等设计组件）独立出来并集成在一起，使用统一的配置文件来定义和描述其总线架构，再分别开发针对设计和验证不同的自动化脚本，来自动生成设计代码和验证环境，极大限度的提高设计和验证效率。该平台被称作 FastSoC 平台。

单一总线

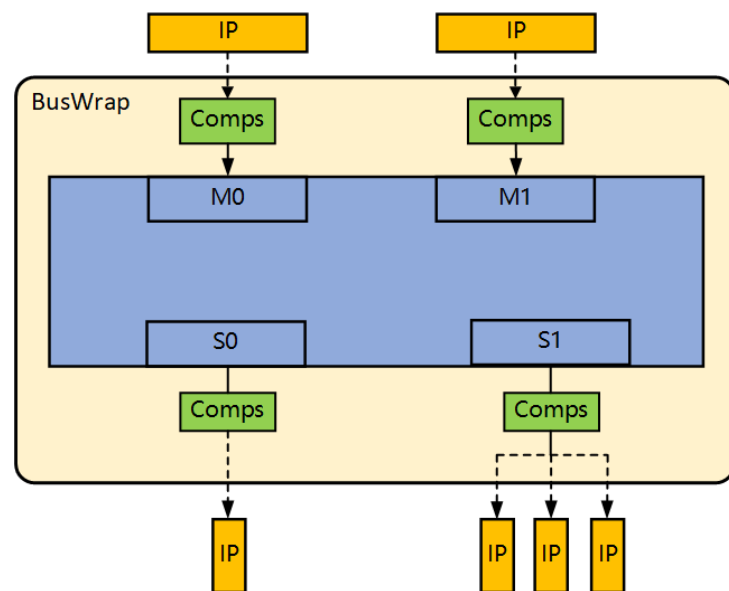
我们对总线的特性及总线端口的组件信息进行提取，使用统一的 yaml 配置文件格式对总线进行描述。

设计开发人员利用自动化脚本，根据配置文件实现总线代码的自动生成、实例化和集成。

验证开发人员开发自动化脚本，根据配置文件生成总线的基于 UVM 的验证平台，平台为总线及相关组件的验证提供了完备的验证环境、测试用例、功能覆盖率等；

验证环境测试点包括：

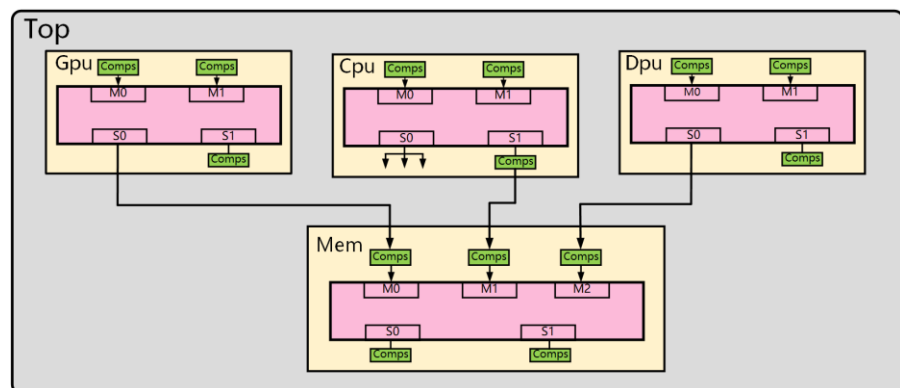
- 总线主、从端的总线特性；
- 总线主、从端的访问关系，从端的地址映射等总线特性；
- 总线主、从端的低功耗、安全属性、监控器等组件功能。



传统的开发流程中，验证的配置文件是通过处理设计配置文件得到的，处理过程中总是避免不了手动工作，工作量大且易错。FastSoC 平台设计验证共用一套配置文件，解决了传统方法中验证手动处理设计配置文件的痛点，使验证过程更加高效和敏捷。

级联总线

该平台同样用配置文件描述多个子系统总线之间的级联关系，设计和验证都可以通过脚本解析配置文件的方式，自动完成设计代码以及验证环境的自动生成。



性能评估

性能是芯片最关心的特性之一，性能评估通常在 SoC 系统比较完备的时候才启动，一旦测试过程中发现总线性能不足，总线架构很可能调整，导致项目延期。

我们通过解析配置文件并利用脚本，可以直接生成性能评估环境。性能检测点包括：

- 总线主、从端的读写传输延迟；
- 总线主、从端的读写带宽；
- AXI 协议主、从端的 outstanding 值。

脚本自动完成测试，生成总线性能数据，并将其存入数据库，以网页形式呈现。通过网页可以直观地查看延迟、带宽和 outstanding 值随仿真时间的变化趋势，以及平均值、最大最小值和相应的传输时间点。并且可以对比不同场景、架构、项目之间的性能数据，以衡量相对于以往总线结构的性能改进情况。